

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 53-061221

(43)Date of publication of application : 01.06.1978

(51)Int.Cl.

H04N 3/10
// G06K 15/18
H04N 5/66

(21)Application number : 51-136659

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 12.11.1976

(72)Inventor : IRIE HIROYUKI
MATSUO TAMOTSU
IDE SUSUMU

(54) DRIVING SYSTEM FOR LIQUID CRYSTAL PANEL

(57)Abstract:

PURPOSE: To divide one frame into the video signal writing purpose and the erasion signal writing purpose in order to display a TV signal, and thus to enhance the quality of a picture image using the DSM liquid crystal.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑬日本国特許庁

⑪特許出願公開

公開特許公報

昭53—61221

⑫Int. Cl.² 識別記号
H 04 N 3/10 //
G 06 K 15/18
H 04 N 5/66 1 0 2

⑭日本分類 庁内整理番号
97(5) F 32 6246—59
97(7) B 4 2116—56

⑬公開 昭和53年(1978)6月1日

発明の数 1
審査請求 未請求

(全 7 頁)

⑭液晶パネルの駆動方式

⑮特 願 昭51—136659

⑯出 願 昭51(1976)11月12日

⑰発 明 者 入江宏之
門真市大字門真1006番地 松下
電器産業株式会社内
同 松尾保

門真市大字門真1006番地 松下
電器産業株式会社内

⑱発 明 者 井手進

門真市大字門真1006番地 松下
電器産業株式会社内

⑲出 願 人 松下電器産業株式会社
門真市大字門真1006番地

⑳代 理 人 弁理士 中尾敏男 外1名

明 細 書

1、発明の名称

液晶パネルの駆動方式

2、特許請求の範囲

- (1) 各絵素毎にスイッチング素子を設けた液晶 X-Yマトリックスパネルを線順次方式にて駆動するに当たり、テレビジョン信号の1フレーム期間において、映像信号を含む期間と消去信号を含む期間とに2分割した複合信号を得、前記映像信号を含む期間において第1のバルスにて映像信号を前記パネルに書き込み、前記消去信号を含む期間において第2のバルスにて前記消去信号を前記パネルに書き込むようにしたことを特徴とする液晶パネルの駆動方式。
- (2) 消去信号を1フレーム内における1フィールド期間と次のフィールドの垂直帰線期間との合計の期間内に挿入することを特徴とする特許請求の範囲第1項記載の液晶パネルの駆動方式。
- (3) 消去信号を垂直帰線期間の2倍以下の期間、パネルに印加することを特徴とする特許請求の範

囲第1項記載の液晶パネルの駆動方式。

(4) 複合信号を1ライン毎に同時にX電極群に印加し、経度1フィールド内にて第1のバルスを順にY電極群に印加し、経度次のフィールド内にて第2のバルスを順に前記Y電極群に印加することを特徴とする特許請求の範囲第1項記載の液晶パネルの駆動方式。

(5) 液晶の応答しなくなる周波数以上の周波数をもつ交流信号を消去信号とすることを特徴とする特許請求の範囲第1項記載の液晶パネルの駆動方式。

(6) 水平走査周波数に同期した信号を交流信号とすることを特徴とする特許請求の範囲第5項記載の液晶パネルの駆動方式。

(7) 少なくとも数十ボルト以上の直流電圧をもつ直流信号を消去信号とすることを特徴とする特許請求の範囲第1項記載の液晶パネルの駆動方式。

3、発明の詳細な説明

本発明は、特に液晶を用いてテレビジョン信号を表示するようにした液晶パネルの駆動方式に関

するもので、応答速度の遅い液晶、特に消去時間の遅い液晶を用いた際にもテレビジョン信号を表示できるようにするものである。

上記液晶パネル上にテレビジョン信号を表示するために、各絵素毎にスイッチング素子を設けたX-Yマトリクス装置がすでに提案されている。第1図にこのような液晶パネルの接続状態を示す。

第1図において、1は液晶、2は記憶用コンデンサ、3はMOSトランジスタにて構成されるスイッチング素子であり、これら3つの素子にて1絵素を構成している。4はX-YマトリクスパネルにおけるY電極に相当し、5はX電極に相当する。また、6はY電極選択用パルス発生器、7は映像信号処理回路である。

このように、各絵素毎にスイッチング素子および記憶用コンデンサを含んでいるのは、液晶の応答速度を考慮したものであり、いわゆるテレビジョン信号の1フィールド期間あるいは1フレーム期間のメモリ回路を各絵素に配置したものである。

第2図に上記メモリ回路を備えた液晶パネルの

原理図を示す。第2図において、8は前面ガラス板、9はシリコンにて形成されたメモリ回路、10はサファイア基板であり、液晶は空間11に挿入される。12はパネル全体を取付ける基板である。このようなサファイア基板10上にシリコンを用いてメモリ回路を作る技術はすでに確立されており、一般にはSOS(シリコン・オン・サファイア)と呼称されている。

さて、次に各絵素にメモリ回路を付加した液晶パネルにテレビジョン信号を印加する従来の方法を第1図に基づいて述べる。

パネルは、各絵素に設けられたMOSトランジスタのスイッチング速度を考慮して通常ELパネルやガス放電パネルの駆動に使用されているライン・アト・ア・タイム方式にて駆動され、Y電極は1水平走査期間毎に順次選択され、1つのY電極(第1図における4で図示したライン)に沿ったMOSトランジスタよりなるスイッチング素子3の全てが同時にオンになる。一方、映像信号は映像信号処理回路7において並列信号に変換され

1水平走査期間毎に同時に各X電極に与えられる。上記映像信号処理回路7は、サンプリング・ホールド回路から成っており、詳しく述べると、水平同期信号に同期したサンプリングパルスを作るサンプリングパルス発生器、コンデンサメモリ回路、増幅器等から成っている。

第3図にパネルの動作を説明するための回路のブロック図、第4図に同回路の詳細図、第5図にその動作を説明するためのタイムチャートをそれぞれ示す。

第3図において、13はアンテナ14にて受信したテレビジョン信号の復調器であり、チューナ、映像中間周波増巾器および検波器を含む。15は映像増幅器、16は同期分離回路、17は水平同期信号に同期した発振器、18はサンプリングパルス発生器、19はサンプル・ホールド回路、20はY電極選択パルス発生器である。第4図は第3図に示すサンプル・ホールド回路19の具体回路例であり、コンデンサによるメモリ回路である。その動作は、先にも述べたごとく、順次信号であ

る映像信号を並列信号に変換するためのものであり、そのサンプリングのパルス幅は水平方向の絵素数にて決定され、1つのY電極が選択されると同時に全てのX電極に映像信号が与えられ、パネルの液晶に信号が印加される。

第5図において、aは第3図における映像増幅器15の出力信号であり、第4図の端子21に印加される。第5図b、cはそれぞれサンプリングパルスであり、第4図の端子22、23に順次印加される。第5図dは放電パルスであり、第4図の端子24に、また第5図eは転送パルスであり、第4図の端子25にそれぞれ印加される。第5図f、gはY電極選択パルスを示し、第3図におけるY電極選択パルス発生器20の出力信号である。ここで T_H は1水平走査期間である。

以上のような回路を用いることにより、テレビジョン信号を液晶パネルに書き込み、そして表示することが可能になる。

ここで液晶の応答速度を考えると、書き込みおよび消去の時間は、個々の絵素においてスイ

ッチング素子が付加されているため、テレビジョン信号における1フレーム時間、すなわち日本にて使用されている標準テレビ信号では $1/30$ 秒($\sim 33\text{ msec}$)であるため、この時間内を使用することが可能となる。

一方、通常の液晶材料における立上りおよび消去時間はそれぞれ約数10および数100msecであり、このままの状態ではテレビジョン信号を表示しようとするれば、液晶として応答速度、特に消去時間の早いものを選ぶ必要がある。また、応答速度の遅いものをそのまま使用した時には、動きの早い画面において見苦しくなり、さらに中間調を表示することが出来ない等、画像の品質を著しく損なうことになる。

本発明は液晶、特に動的散乱モード(DSM)液晶を用いた時の従来から知られている交流信号(約1 KHz以上)の印加時および直流電圧(約100ボルト)の印加時における消去時間の減少という現象を利用して、テレビジョン信号を表示しようとするものであり、各絵素毎にスイッチング

素子を設けたDSM液晶によるX-Yマトリクスパネルを線順次方式にて駆動するにあたり、1フレーム期間を2分割し、映像信号書き込み期間と、消去信号印加期間とに利用するものである。

一般にDSM液晶の立上り時間は消去時間より早く、印加電圧の2乗に比例してさらに早くなり、1フィールド期間($\frac{1}{60}$ 秒 $=16.6\text{ msec}$)以下にすることが簡単に出来る。一方、消去時間はDSM液晶が応答しなくなる周波数(これは液晶のコンダクタンスに依存し、その値は約1 KHzである。)以上の周波数をもつ交流信号を印加するか、又は数100V以上の高電圧直流信号を数msec印加すれば早くなることが知られている。従って本発明においては上述の消去時間を減少する方法を有効に利用してテレビジョン信号を表示することが出来るDSM液晶パネルの駆動方法を述べるものである。

本発明において、パネルの走査は線順次(ライン・アト・ア・タイム)方式にて行なわれ、1フレーム期間においてほぼ連続した映像信号を含む

期間と、ほぼ連続した消去信号を含む期間とに2分割した複合信号を得、第1のフィールドで映像信号を書き込み、次のフィールドで消去信号を印加するという走査を順次繰り返す。対象となるパネルは、例えば従来例で示した第1図のパネルであり、DSM液晶を封入してX-Yマトリクス状に配された電極群を持つ。

第6図に本発明によるタイムチャートを示す。第6図において、aは垂直同期信号を示し、 T_V は1フィールド期間であり、 $2T_V=T_F$ (1フレーム)を示す。第6図bはX電極(第1図の6)群のi番目の電極 X_i に印加されるX電極駆動信号であり、斜線を施した部分がサンプリングホールドされた映像信号成分を示し、パルス状の部分が消去に使用される交流信号成分である。この場合のパルスの繰り返し周波数は $\frac{15.75}{2}$ KHzである。第6図cはY電極(第1図の4)群のj番目の電極 Y_j に印加される信号であり、 T_V-T_B 間に信号書き込み用の期間 T_H をもつパルスを含み、 T_V+T_B 間に消去用信号書き込み用の期間 T_e を

もつパルスを含むY電極駆動信号である。ここで T_B は垂直掃線期間を、 T_H は1水平走査期間を示す。第6図dは電極 Y_{j+1} に印加される信号であり、第6図cより位相において1水平走査期間 T_H だけずれている。第6図eは X_i 電極と Y_j 電極の交点に相当する絵素のコンデンサの両端の電圧波形であり、映像信号が T_V-T_B 期間液晶に印加されており、消去用信号が T_e 期間液晶に印加されていることを示す。この時、消去信号が印加される期間 T_e は、垂直掃線期間 T_B が1フレーム内に2回存在することを考慮すると、 $T_e \leq 2T_B$ なる関係を満足させるだけでよく、現在のNTSC標準テレビジョン信号においては、 $2 \times 21 \times T_H = 42 T_H$ 期間まで使用することが出来る。

このタイムチャートからわかるように、X電極の駆動信号には順次映像信号を並列信号に変換した映像信号成分と、パルス状の消去信号とが1フレーム内に挿入されており、消去信号のパネルへの印加時間は $42 T_H$ 期間使用することが出来るので、液晶の消去を可能とすることが出来る。そ

の消去信号の周波数は $15.75\text{KHz}/2$ となり、約 8KHz の交流信号を印加することが出来る。

さて、このようなパネルの駆動をするには、第3図の従来例において映像増幅器15、サンプルホールド回路19、およびY電極選択パルス発生器20を変更するだけで良く、X電極に印加する信号としては映像信号を並列信号に変換する際に消去信号を付加し、Y電極の信号としては第1のフィールドに相当する $T_V - T_B$ 間に映像信号書き込み用パルスを作り、第2のフィールドに相当する $T_V + T_B$ 間に消去信号書き込み用パルスを作れば良い。

ここで、X電極駆動用の回路例を第7図に、その動作波形を第8図にそれぞれ示す。端子31は映像信号入力端子であり、第3図の復調器13の出力信号端子に相当し、第8図aの波形が加わる。32は水平同期信号入力端子、33はこの水平同期信号を基準として第8図bに示す消去信号を作る消去信号発生器であり、単安定マルチおよびゲート回路を組み合わせた従来の回路にて構成する

グパルス発生器37の出力を印加し、端子24には奇数フィールドに相当する $T_V - T_B$ 間は第5図dの信号を印加し、偶数フィールドに相当する $T_V + T_B$ 間にはMOSトランジスタを非導通とする信号を印加し、端子25には奇数フィールドに相当する $T_V - T_B$ 間には第5図eに示した信号を用い、偶数フィールドに相当する $T_V + T_B$ 間にはMOSトランジスタを常に導通とする信号を印加すればよい。このような信号は垂直同期信号を基準とし、ゲート回路を用いれば簡単に作ることが出来る。

一方、Y電極駆動回路は、シリアル・イン・パラレル・アウトのシフトレジスタを用いて作ることが出来、そのデータ入力端子には、パルス幅 T_H の信号と、垂直同期信号より単安定マルチバイブレータを用いて作ったパルス幅 T_0 の信号とを各フィールド毎に切り換えて印加すれば良い。

その具体回路例を第9図に、動作波形図を第10図にそれぞれ示す。ここで端子41には第10図aに示した垂直同期信号に同期したゲート信号に

ことが出来る。34はビデオスイッチャーであり、ダイオードマトリクス回路にて構成され、スイッチ信号としては、第8図cあるいは第8図dに示す信号が用いられ、その出力として第8図eに示す波形を得ることが出来る。35は増幅器、36は第8図eの信号を並列信号に変換する回路で、従来例(第4図)で示したコンデンサメモリ回路を使用することが出来る。37はサンプリングパルス発生器であり、例えばシフトレジスタを用いてサンプリングパルスを作ることが出来るが、この時奇数フィールドに相当する $T_V - T_B$ 期間にはサンプリングパルスを出力し、偶数フィールドに相当する $T_V + T_B$ 期間にはコンデンサメモリ回路36を常に導通状態にするための信号を出力する。例えば、ローチャネル型MOSトランジスタを使用した時には常にハイレベルになる信号で、各フィールド毎に切り換わった信号を出力する。従ってコンデンサメモリ回路36の具体回路としては、第4図に示した回路をそのまま使用することが出来、第4図の端子22、23にはサンプリン

て作られた第10図bの切換えパルスが印加され、端子42には第10図cに示したパルス幅 T_H をもつ映像信号書き込み用パルスが印加され、端子43には第10図dに示した消去信号書き込み用パルスが印加される。前記消去信号書き込み用パルス(第10図d)は第10図eに示す信号を用いて単安定マルチバイブレータを動作させることにより簡単に得ることが出来る。

以上の信号より図に示したゲート回路を通ることによって、線44には第10図eに示した信号を得ることが出来、従ってシフトレジスタ45の各出力には第8図c、dの信号を得ることが出来る。なお、シフトレジスタ45のクロック信号は端子46に印加される水平同期信号に同期したゲート信号で良い。

以上詳細にわたって交流信号を消去信号とした時の駆動方法を述べたが、直流信号を消去信号とした時にも同様な方法にて駆動可能となる。すなわち第8図bの信号において $T_V + T_B$ 期間の交流信号を数十ボルト以上の直流信号におき換えれば

良く、従ってパネルの1絵素には第6図eに示した信号のT_e期間に数十ボルトの電圧が印加され、その期間は最大 $2 \cdot V_B = 2 \times 21 \times T_H \approx 2.6 \text{ msec}$ となる。すなわち、パネルの各絵素には数msecの直流信号が印加され、消去時間を早めることが出来る。

以上述べた本発明の駆動方式によれば、1フレーム内を映像信号書き込み用の時間と、消去信号書き込み用の時間とに2分割しており、通常のテレビジョン信号の全てを表示することが出来ないでフリッカの原因となるが、液晶およびコンデンサのメモリ作用によって十分補償され、また画面質においても低インチサイズの画面ならば、インタレース走査なしでも十分満足のいく画面を得ることが出来る。

なお、インタレース走査を可能とし、全走査線を表示するには第11図に示したパネルが適している。第11図において、液晶による各絵素を図のごとく配線すれば、奇数番目のXおよびY電極群と、偶数番目のXおよびY電極群との交点に絵

素が存在することになり、先に述べたインタレース走査なしの時の駆動回路を2種類備えることによりインタレース走査が可能となる。従ってこの場合には全走査線を表示することが出来る。

以上説明したように本発明によれば現行のテレビジョン方式を何ら変更することなく、そのまま利用するのみで、特にDSM液晶を用いた液晶パネルにてテレビジョン信号を表示することが出来る。

4、図面の簡単な説明

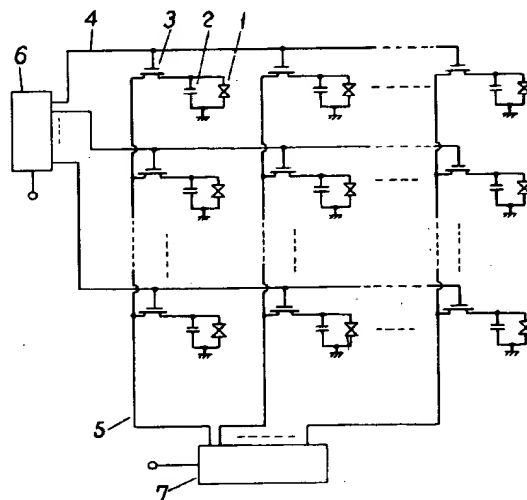
第1図はX-Yマトリクスパネルの接続図、第2図はメモリ回路を具備した液晶パネルの構成を示す図、第3図は従来の液晶パネル駆動回路のブロック図、第4図は第3図におけるサンプルホールド回路の電気結線図、第5図a~gは第4図の動作説明のための波形図、第6図a~eは本発明の一実施例による液晶パネルの駆動方式を説明するためのタイムチャート、第7図はX電極印加信号を作る回路のブロック図、第8図a~eは第7図の動作説明のための波形図、第9図はY電極印

加信号を作る回路のブロック図、第10図a~eは第9図の動作説明のための波形図、第11図は全走査線を表示するのに適したパネルの構成例を示す図である。

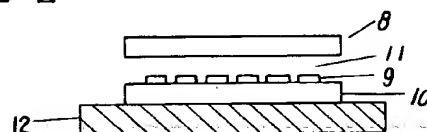
1 液晶、3 スイッチング素子、4 Y電極、5 X電極、33 消去信号発生器、34 ビデオスイッチャー、36 コンデンサメモリ回路、37 サンプルリングパルス発生器、45 シフトレジスタ。

代理人の氏名 井理士 中 尾 敏 男 ほか1名

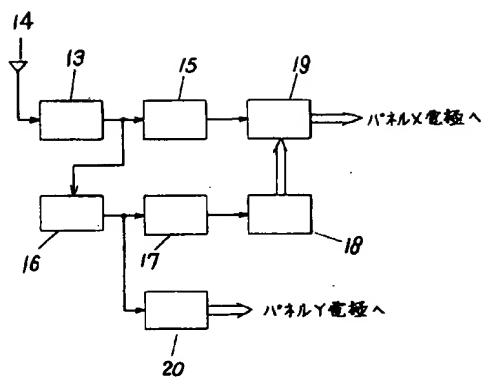
第 1 図



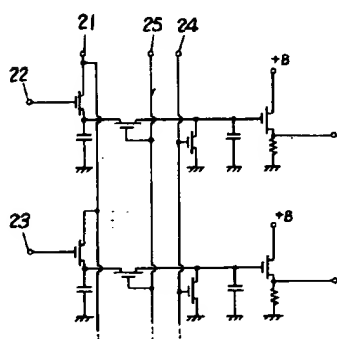
第 2 図



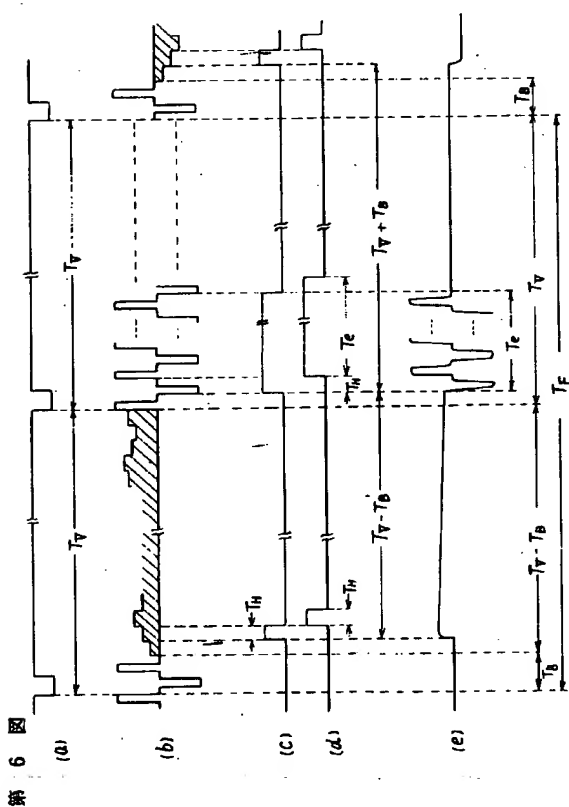
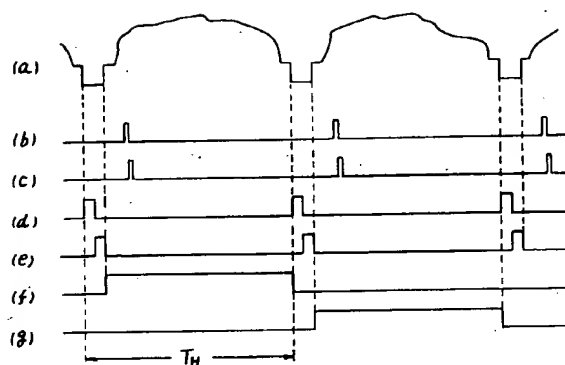
第 3 図



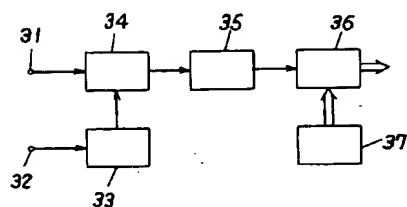
第 4 図



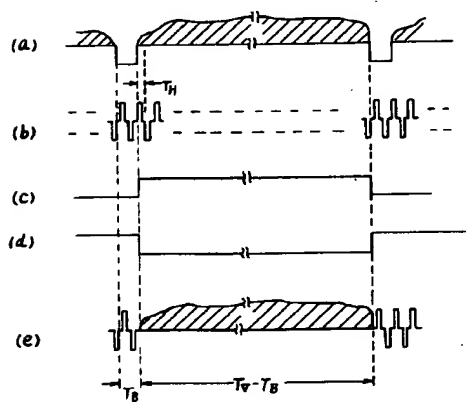
第 5 図



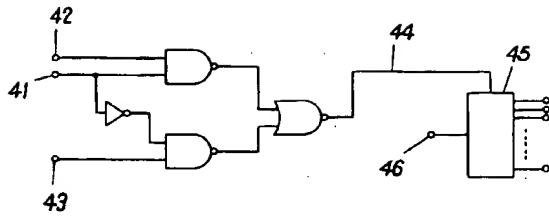
第 7 図



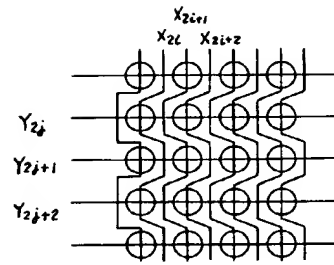
第 8 図



第 9 図



第 1 1 図



第 1 0 図

